

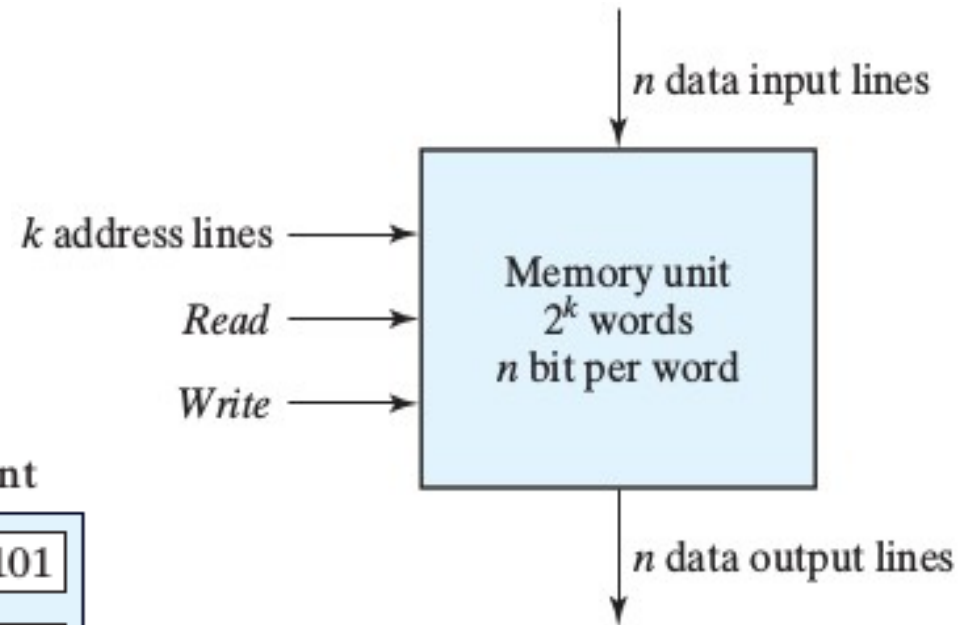
CIRCUITE INTEGRATE DIGITALE

CURS 6:
MEMORII

Memorii Random Access (SRAM)

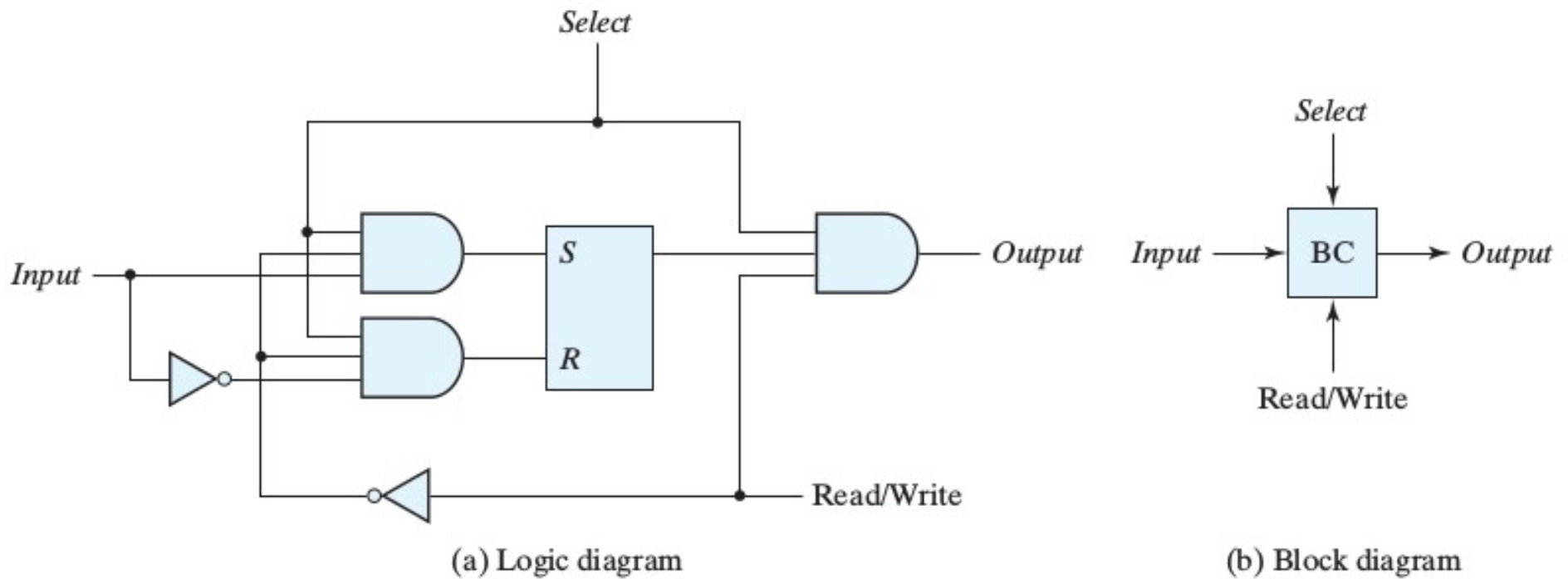
Diagrama unei memorii de 2^k cuvinte a câte n biți

Binary	Decimal	Memory content
0000000000	0	1011010101011101
0000000001	1	1010101110001001
0000000010	2	0000110101000110
	⋮	⋮
1111111101	1021	1001110100010100
1111111110	1022	0000110100011110
1111111111	1023	1101111000100101

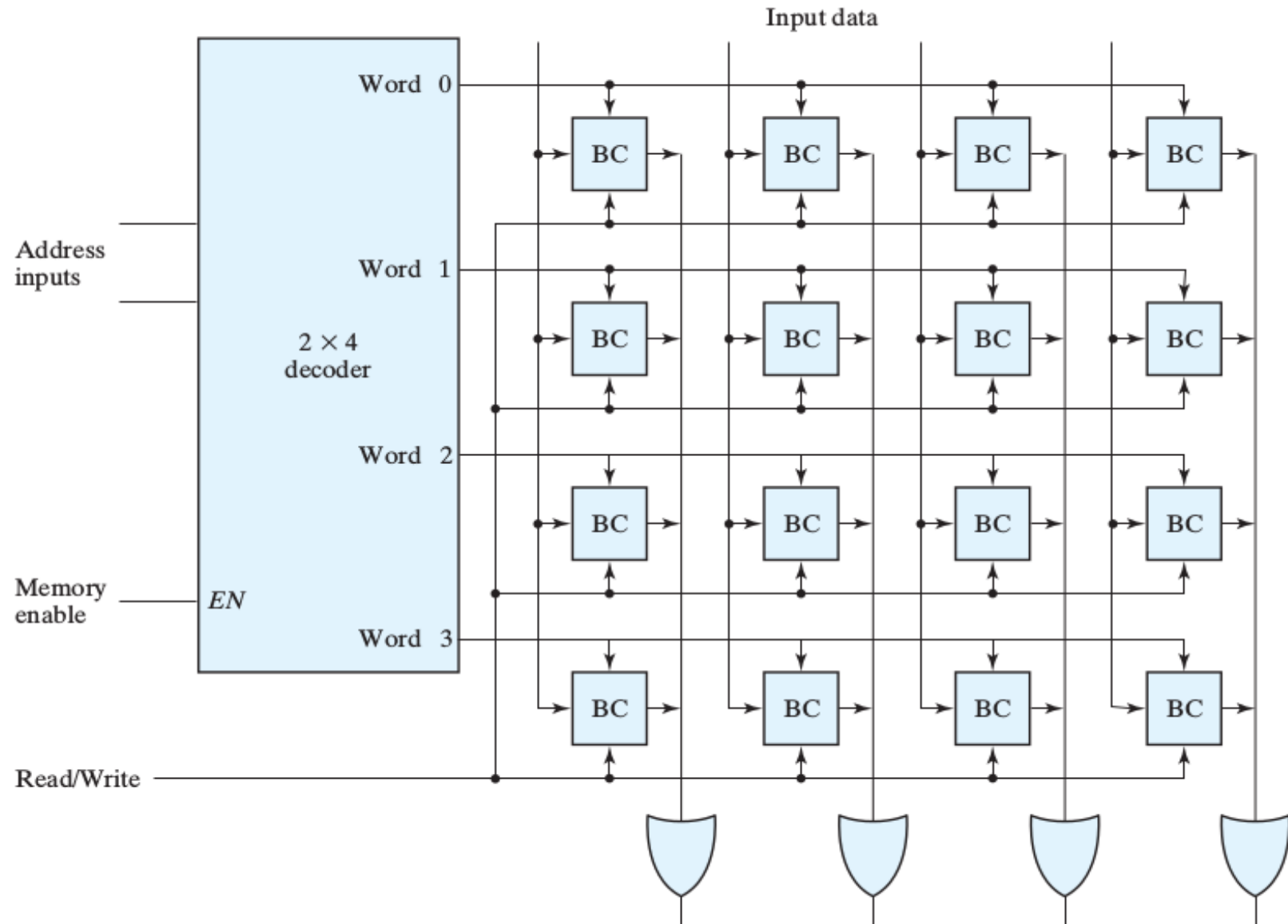


Exemplu: memorie de 2^{10} cuvinte a câte 16 biți (1024x16b)

Celula elementară de stocare SRAM



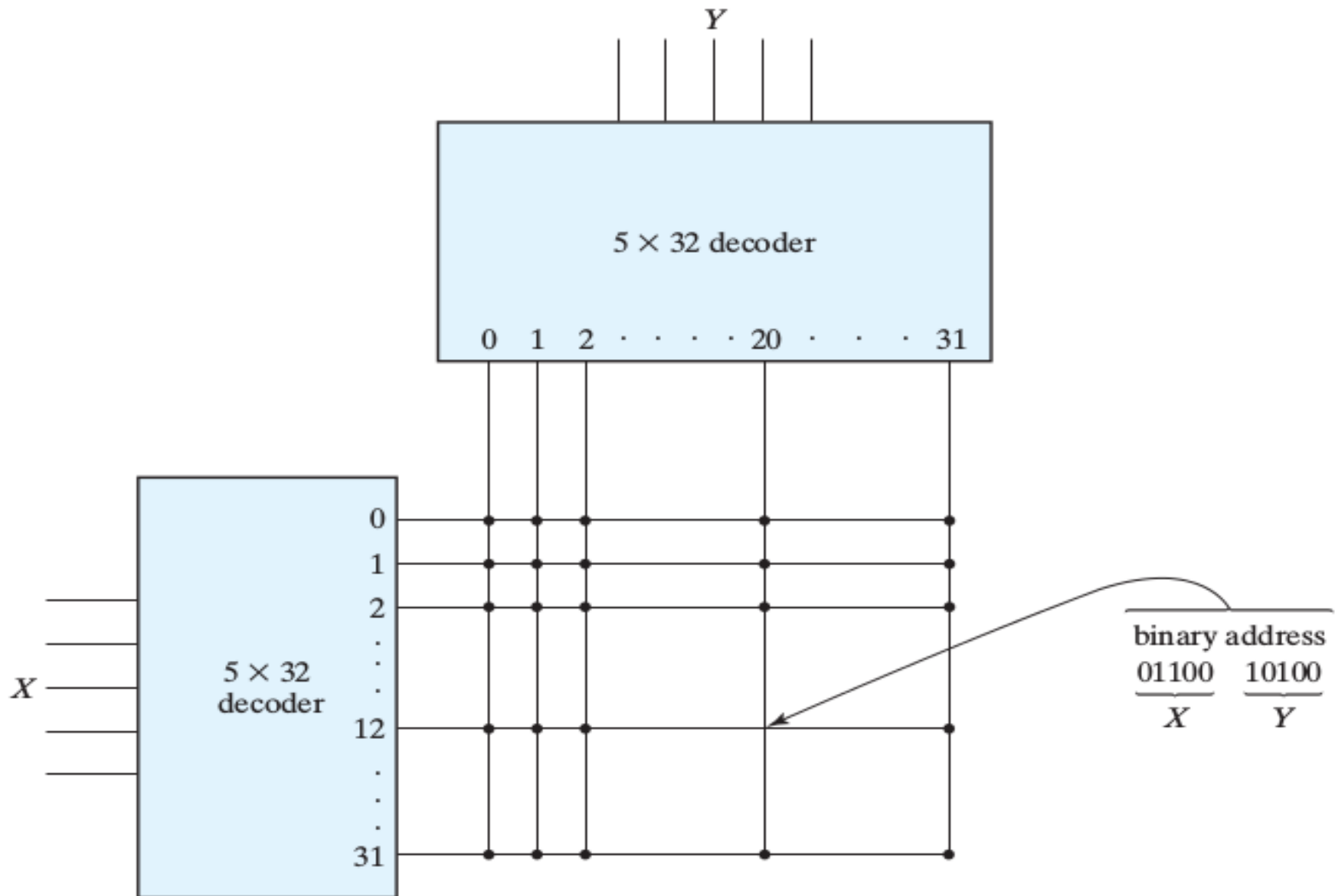
Decodarea adresei



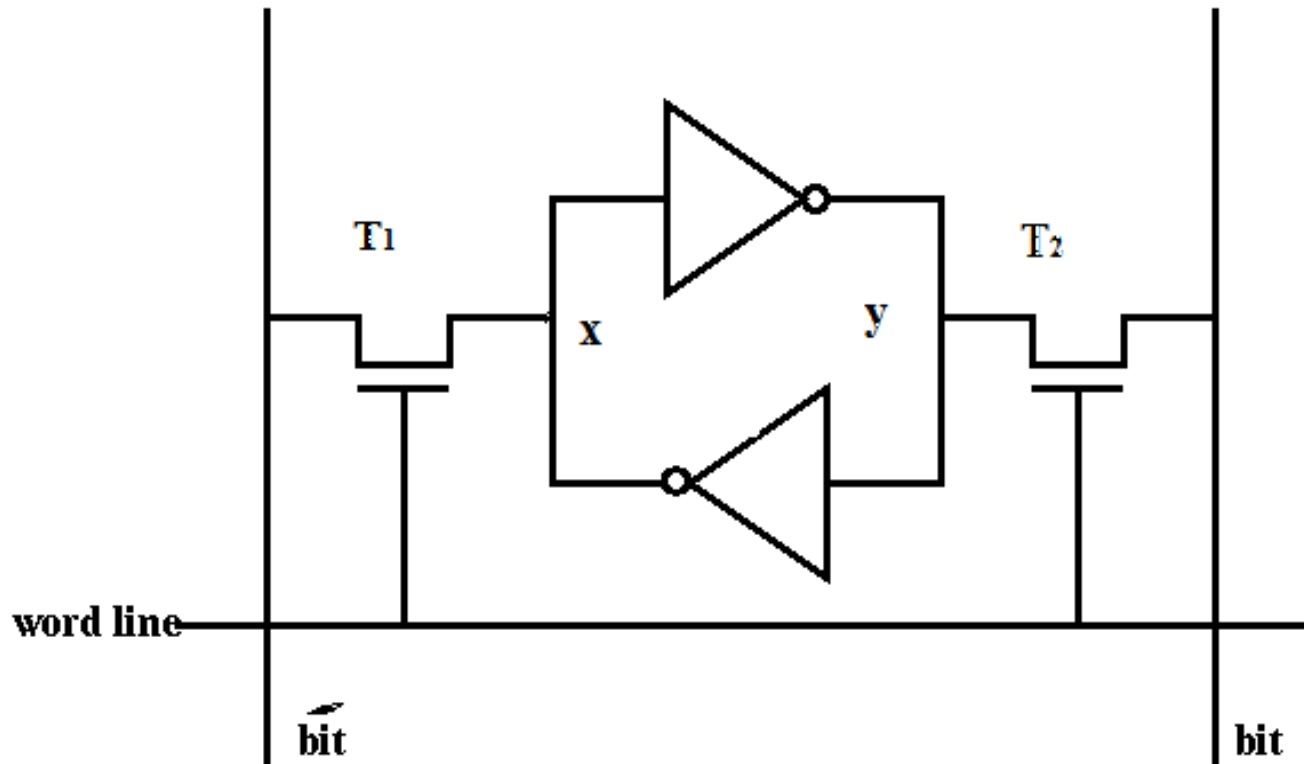
Decodarea adresei

- Aria decodoarelor depinde de numărul n de biți la intrare cu $O(n2^n)$
- Decodoarele devin foarte mari pentru capacități mari ale memoriei
- Se poate folosi o arhitectură rând-coloană

Decodarea adresei



Celula elementară de stocare SRAM (6T)



Clasificarea memoriilor

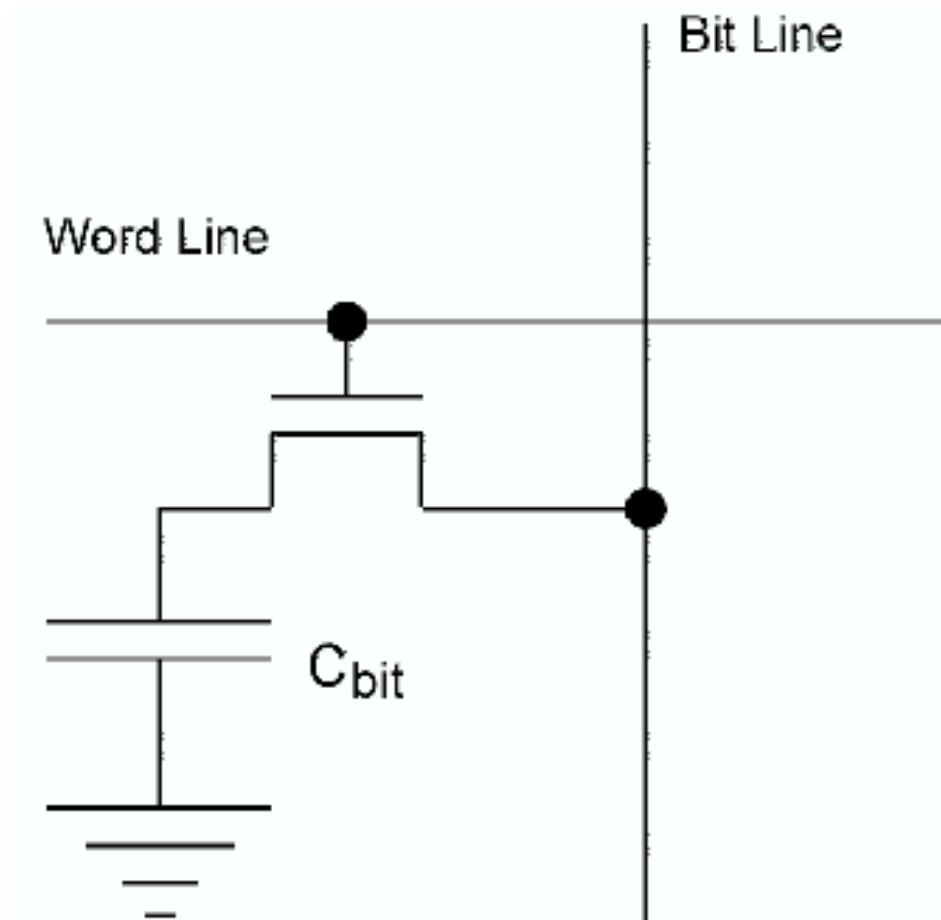
- Capabile de scriere sau nu (Random-Access vs Read-Only)
- Sincrone sau asincrone (datele devin disponibile la ieșire imediat sau la următorul front de ceas)
- Comportamentul ieșirii în timpul scrierii
 - Read-first: datele anterioare apar la ieșire
 - Write-first: datele scrise apar la ieșire
 - No-change: ieșirea nu se modifică

Memorii DRAM

- Avantaje SRAM
 - Stocare stabilă
- Dezavantaje SRAM
 - Dimensiune mare a celulei (6 tranzistoare)
 - Arie ocupată mare

DRAM – sacrificăm stabilitatea valorii stocate pentru a scădea dimensiunea celulei elementare!

Celula elementară de stocare DRAM (FET + Condensator)



Scriere și citire DRAM

- Scriere
 - Setarea tensiunii liniei de bit
 - Activarea selecției de cuvânt
 - Condensatorul este încărcat sau descărcat în funcție de tensiunea liniei de bit

Scriere și citire DRAM

- Citire

- Linia de bit se încarcă la $V_{dd}/2$
- Activarea selecției de cuvânt
- Sarcina stocată în condensator modifică sarcina liniei de bit
- Un amplificator detectează modificarea sarcinii și indică direcția de modificare (spre 0 sau V_{dd})
- Se re-scrie valoarea citită (citirea e distructivă)

Refresh DRAM

- Rezistențe parazite provoacă descărcarea în timp a condensatorului
 - Aprox. 10ms la temperatura camerei
- DRAM necesită reîmprospătarea periodică a valorilor din fiecare bit
- Realizat prin citiri forțate periodice

DRAM vs SRAM

- DRAM
 - Capacitate mare (folosit pentru memori de GB)
 - Necesită refresh
 - Mecanism complicat de citire, rezultă viteză mică
- SRAM
 - Capacitate mică
 - Viteză mare (folosit pentru memorii de KB - cache)