

CIRCUITE INTEGRATE DIGITALE

CLC ARITMETICO-LOGICE:

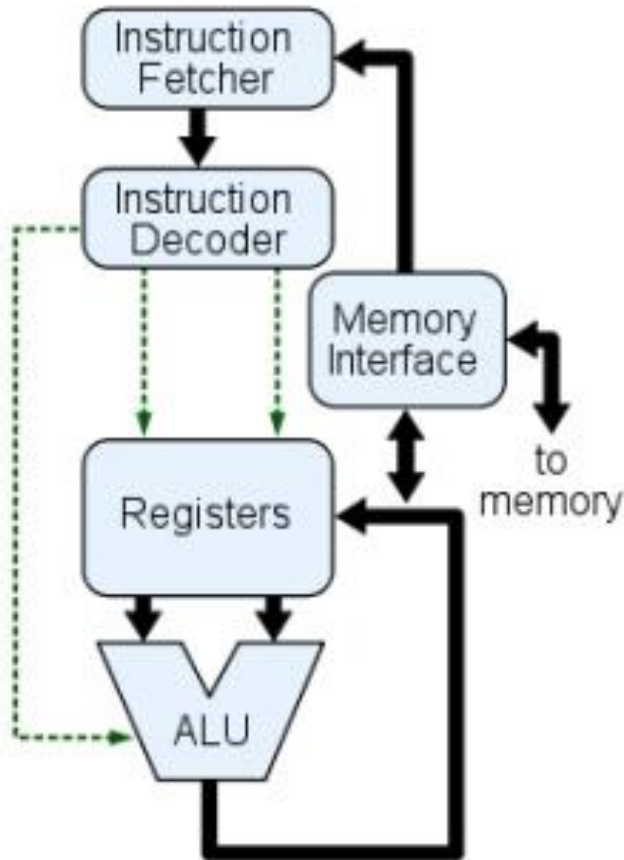
COMPARATORUL

MULTIPLEXORUL

CLC Regulate

- CLC construite prin asamblarea repetitivă a unor circuite simple
- N biți de intrare, M biți la ieșire
- Urmărim să analizăm, în funcție de N și M
 - Dimensiunea circuitului
 - Adâncimea circuitului

Structura unui procesor



Circuite combinaționale:

- Decodorul de instrucțiuni
- Decodorul de adrese al memoriei d
- Unitatea Aritmetico-Logică (Sumare
- Selecția rezultatului pentru scriere î

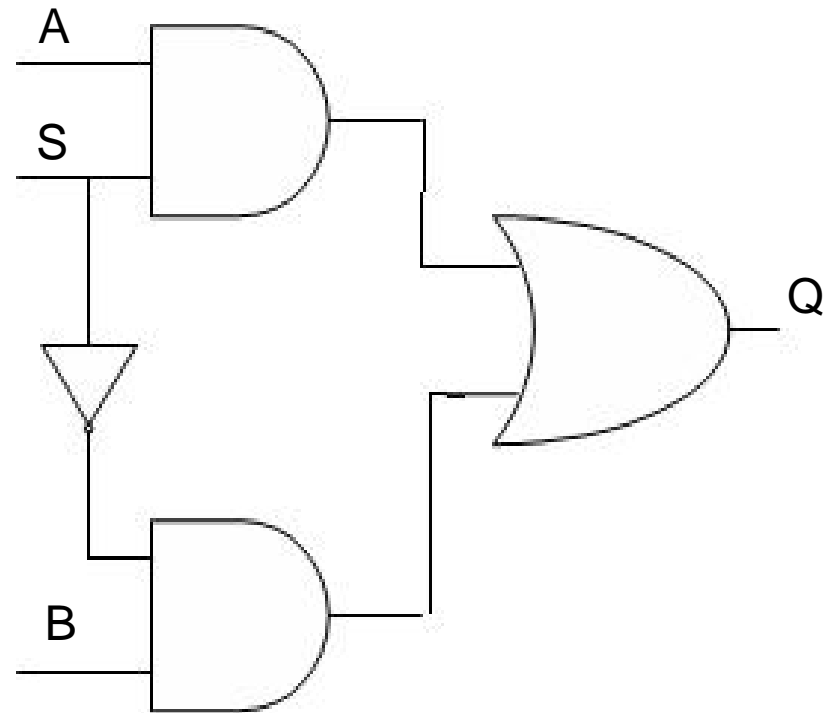
Comparatorul

- Nivel porti NXOR (pentru a determina egalitatea intre fiecare din biti)
- Arbore de SI pentru a identifica o diferenta in oricare din biti
- Dimensiunea variaza liniar cu nr de biti ai operanzilor (N) pentru nivelul de porti NXOR si pentru arborele SI – $O(N)$
- Adancimea nu variaza cu N pentru nivelul NXOR si variaza logaritmic pentru arborele SI - $O(\log N)$

Multiplexorul

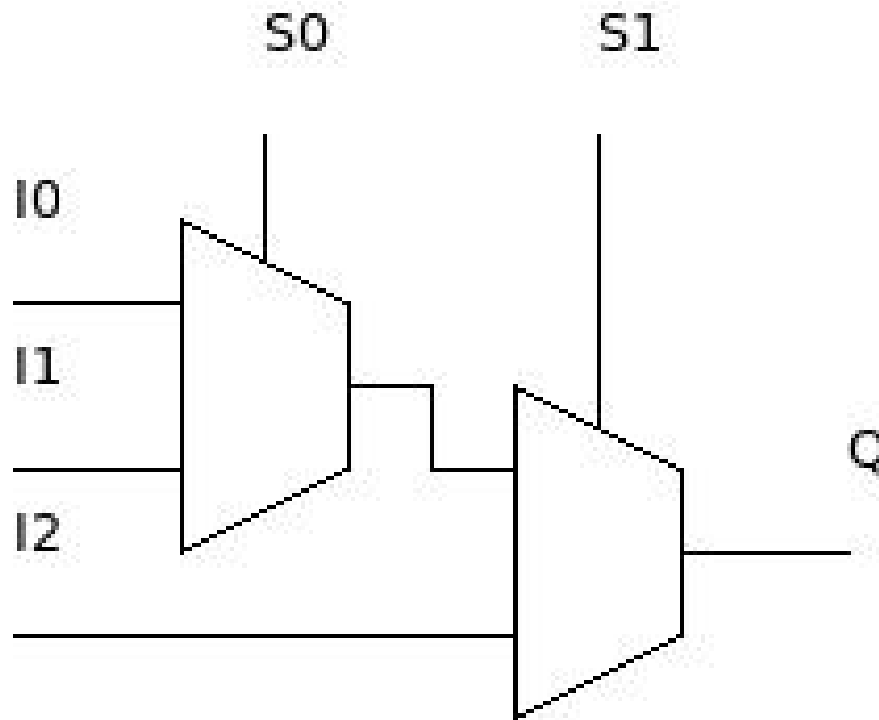
.Circuit de selecție între două sau mai multe semnale

S	A	B	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1



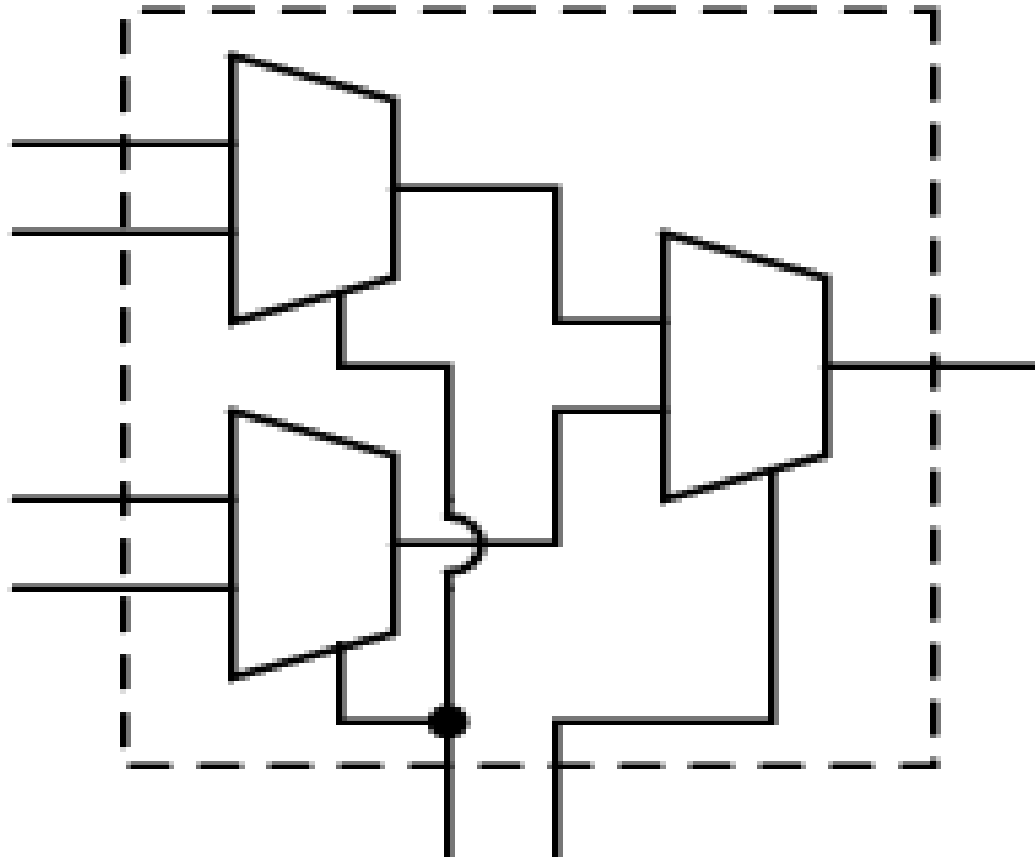
Multiplexorul

.Circuit de selecție între 3 semnale de 1 bit



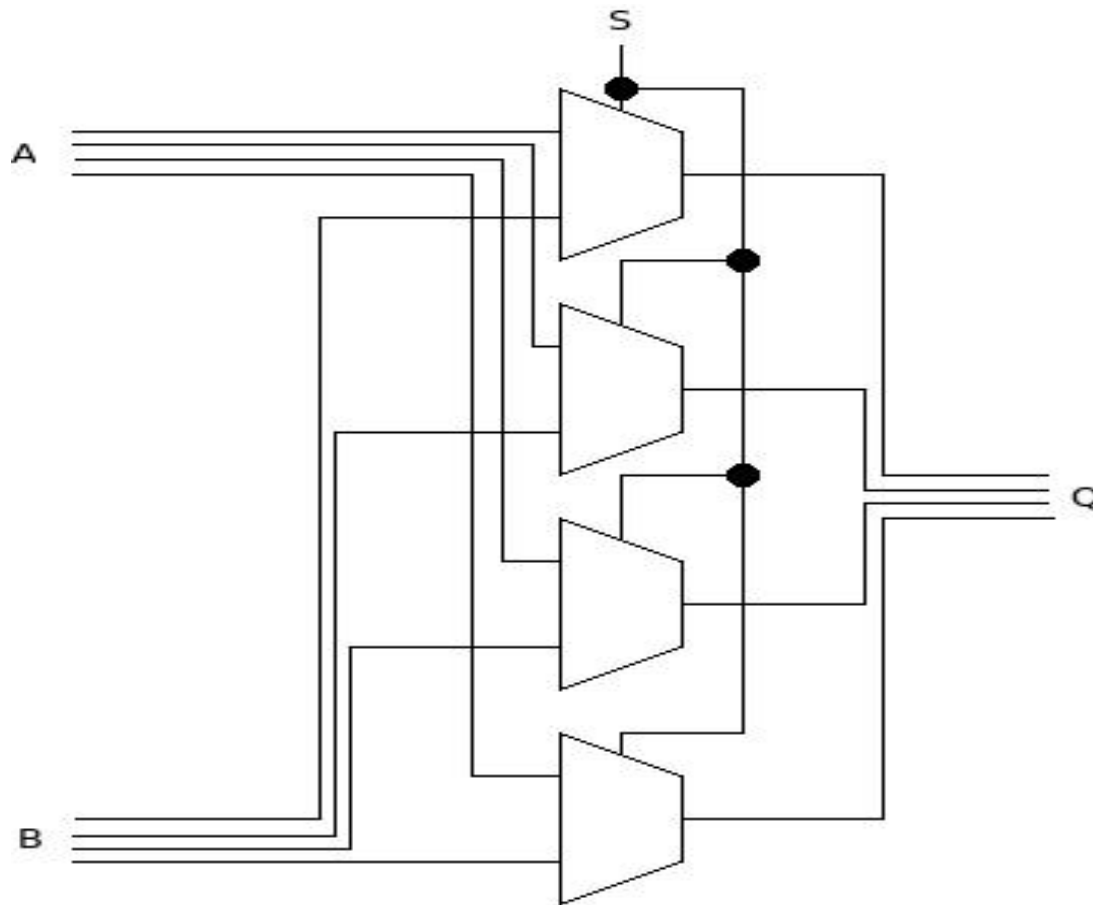
Multiplexorul

.Circuit de selecție între 4 semnale de 1 bit



Multiplexorul

.Circuit de selecție între 2 semnale de 4 biti



Multiplexorul

- Determinați Dimensiune / Adâncime pentru
 - Selecția între 2 semnale de 1 bit
 - Selecția între 3 semnale de 1 bit
 - Selecția între N semnale de 1 bit
 - Dimensiune $O(N)$
 - Adâncime $O(\log N)$
 - Selecția între 2 semnale de 2 biți
 - Selecția între N semnale de M biți (cazul general)
 - Dimensiune $O(NM)$
 - Adâncime $O(\log N)$