CIRCUITE INTEGRATE DIGITALE

CURS 3:
PORȚI ȘI CIRCUITE LOGICE CMOS

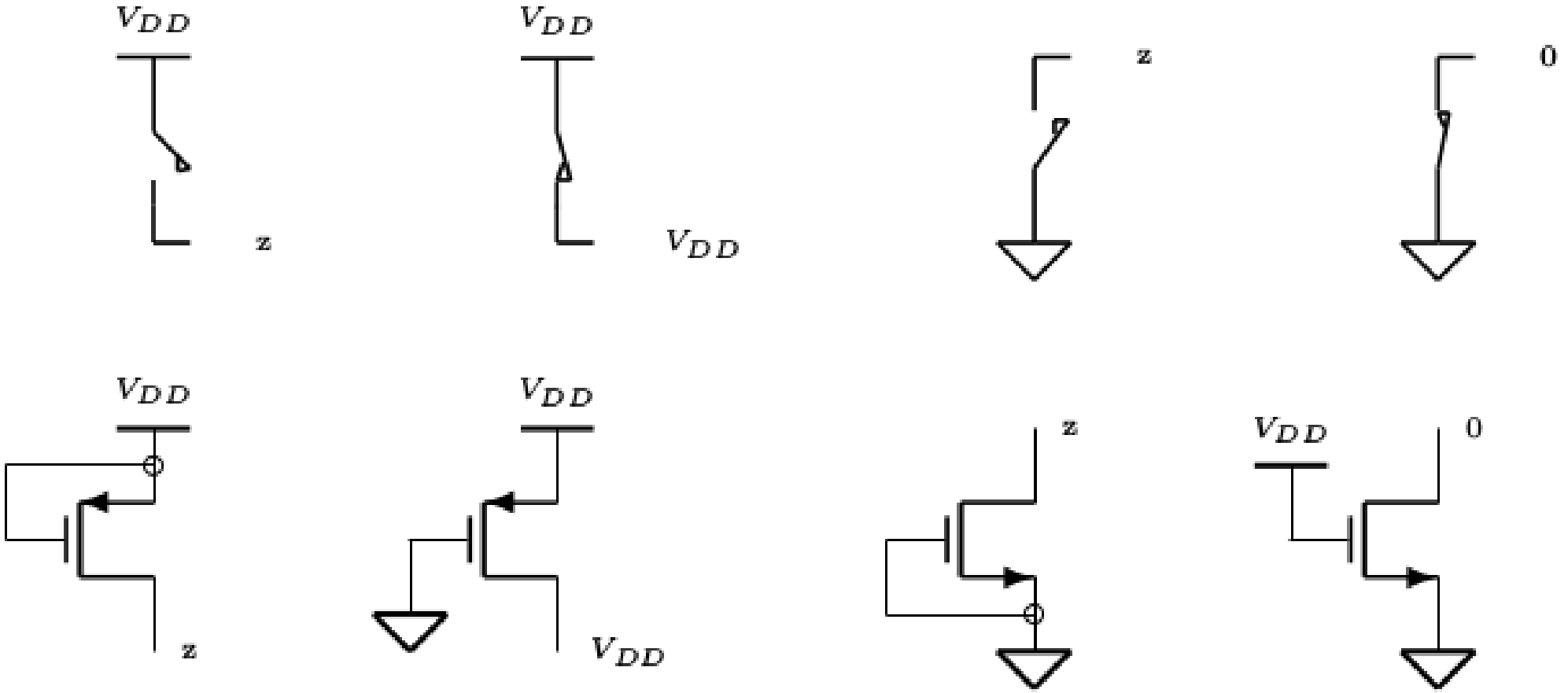
Recapitulare

- Algebra booleană
  - Minimizare algebrică
  - Minimizare cu diagrame K
- Circuite combinaționale
  - Izolarea funcțiilor ieșirilor
  - Identificarea subfuncțiilor comune
- Forma NAND/NOR a circuitelor

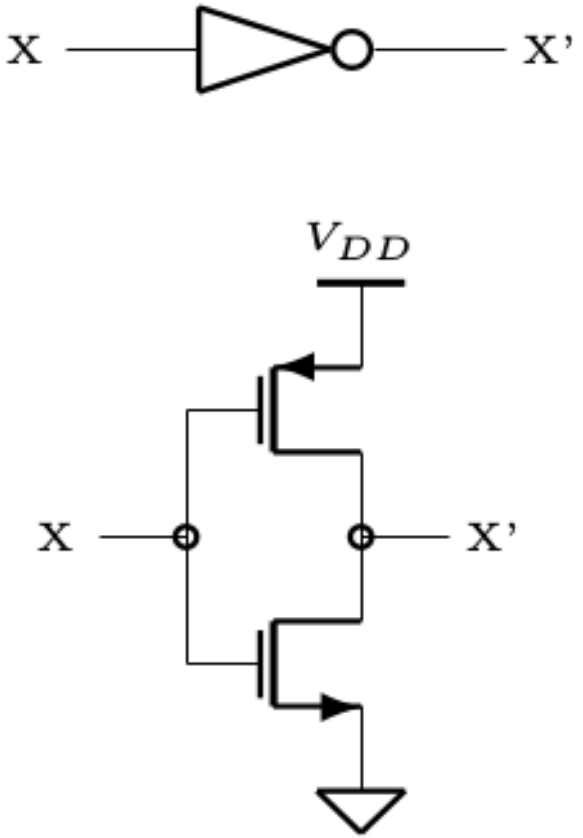
Astăzi

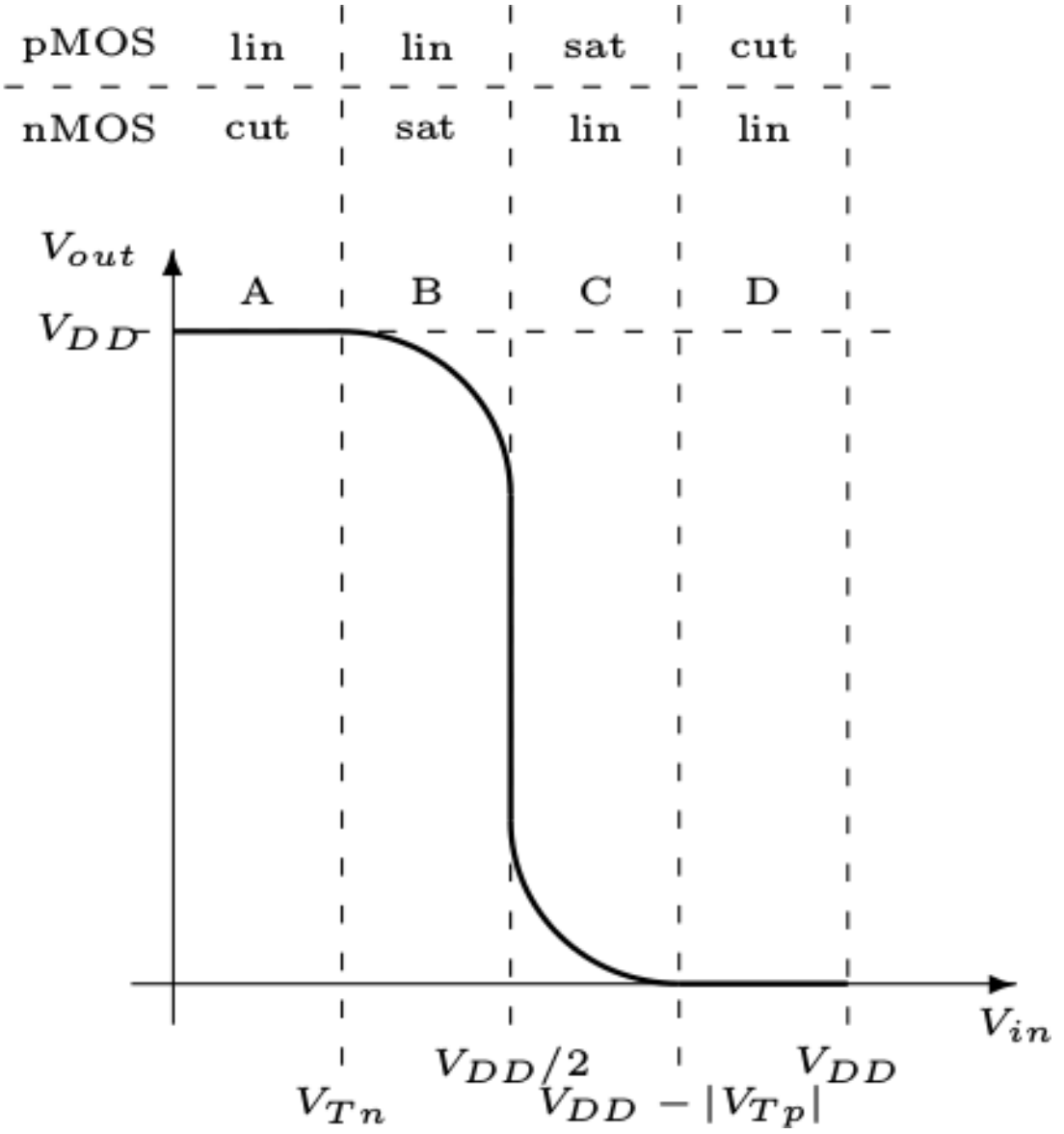
- Comutatoare CMOS
  - Principiu de funcționare
- Porți logice CMOS
  - Structură
  - Timp de propagare
  - Putere disipată

Comutatoare CMOS

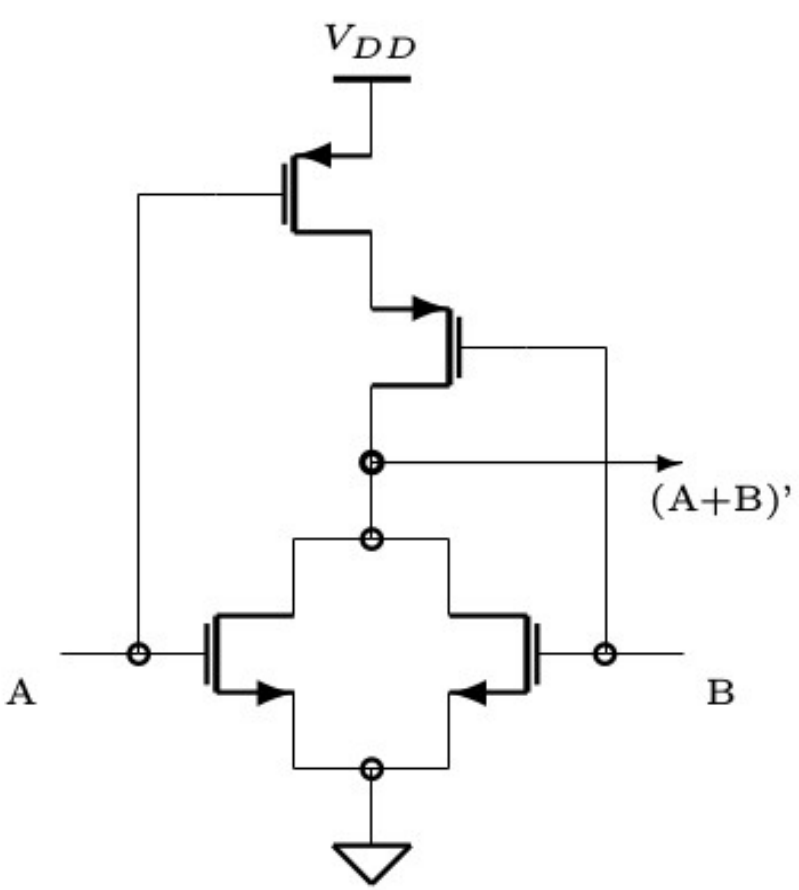


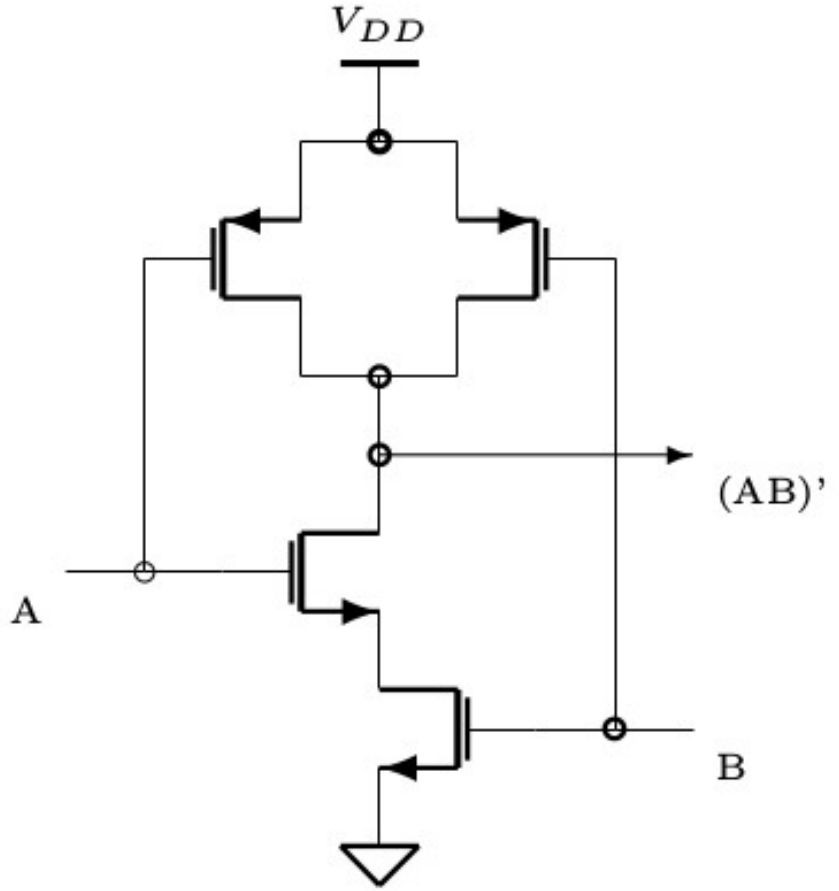
Inversorul CMOS





NAND și NOR

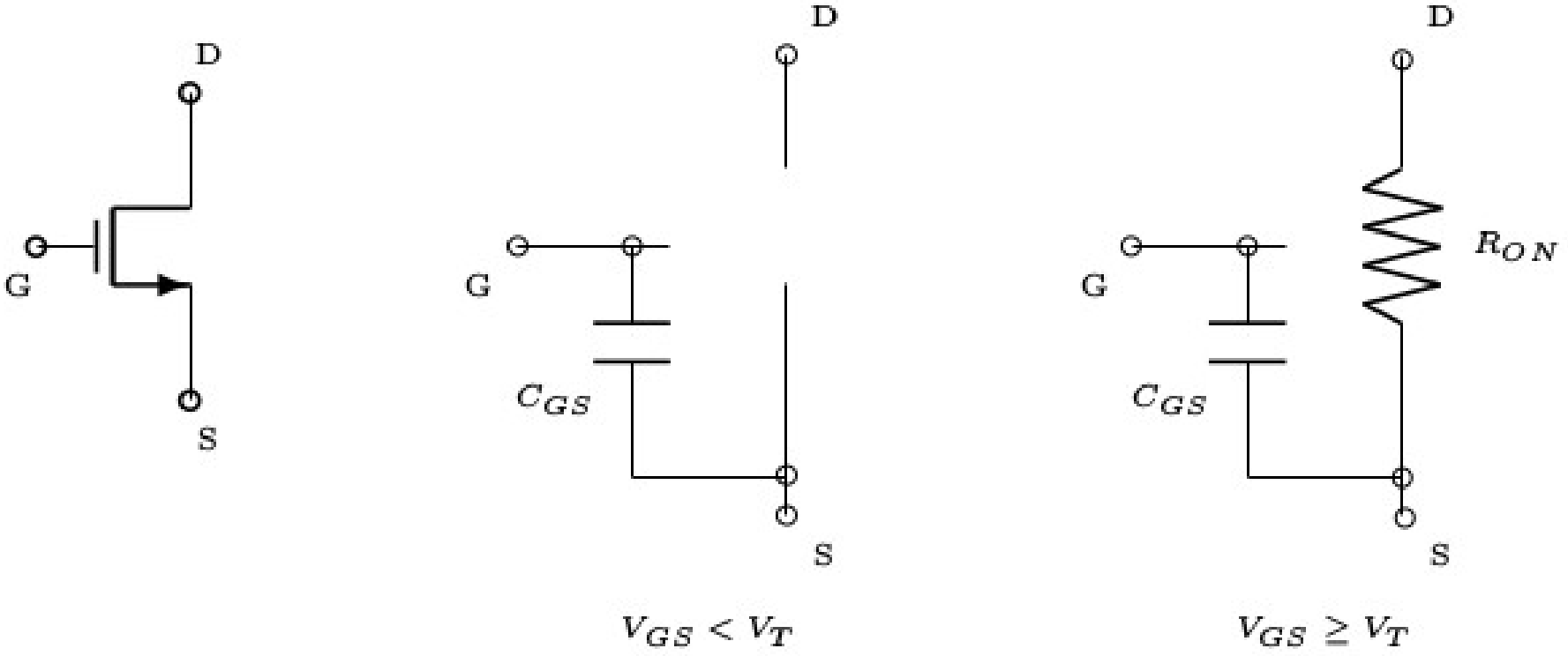




Regimul Dinamic (Circuit Echivalent)

$R_{ONn} = R_n(L/W)$ $R_{ONp} = R_p(L/W)$

$C_{GSp} = C_{OX}L_pW_p$ $C_{GSp} = C_{OX}L_pW_p$

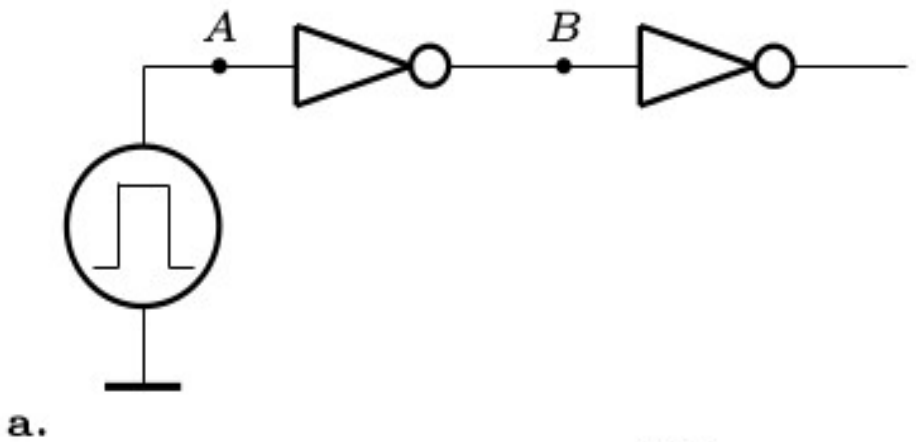


Regimul Dinamic (Circuit Echivalent)

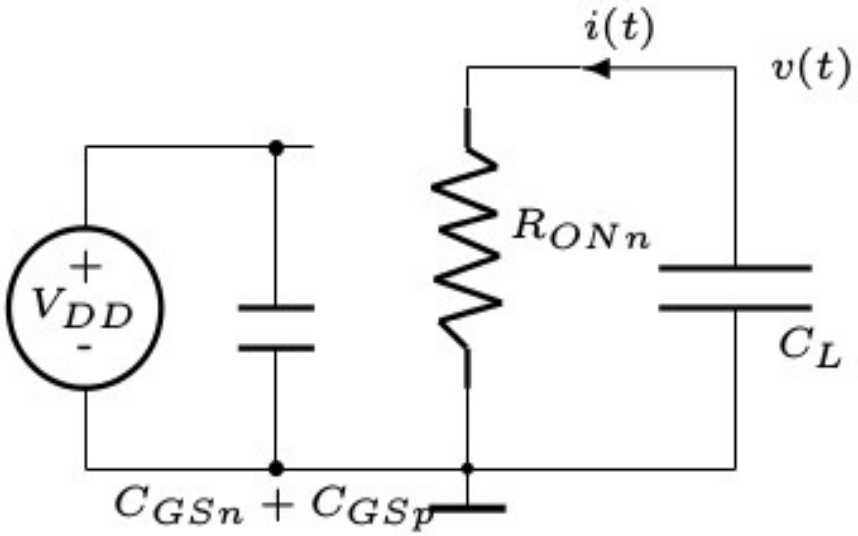
Observații:

- În majoritatea cazurilor, porțile au sarcină capacitivă
- Capacitatea de intrare crește direct proporțional cu W (lățimea tranzistorului)
- Rezistența de ieșire crește invers proporțional cu W

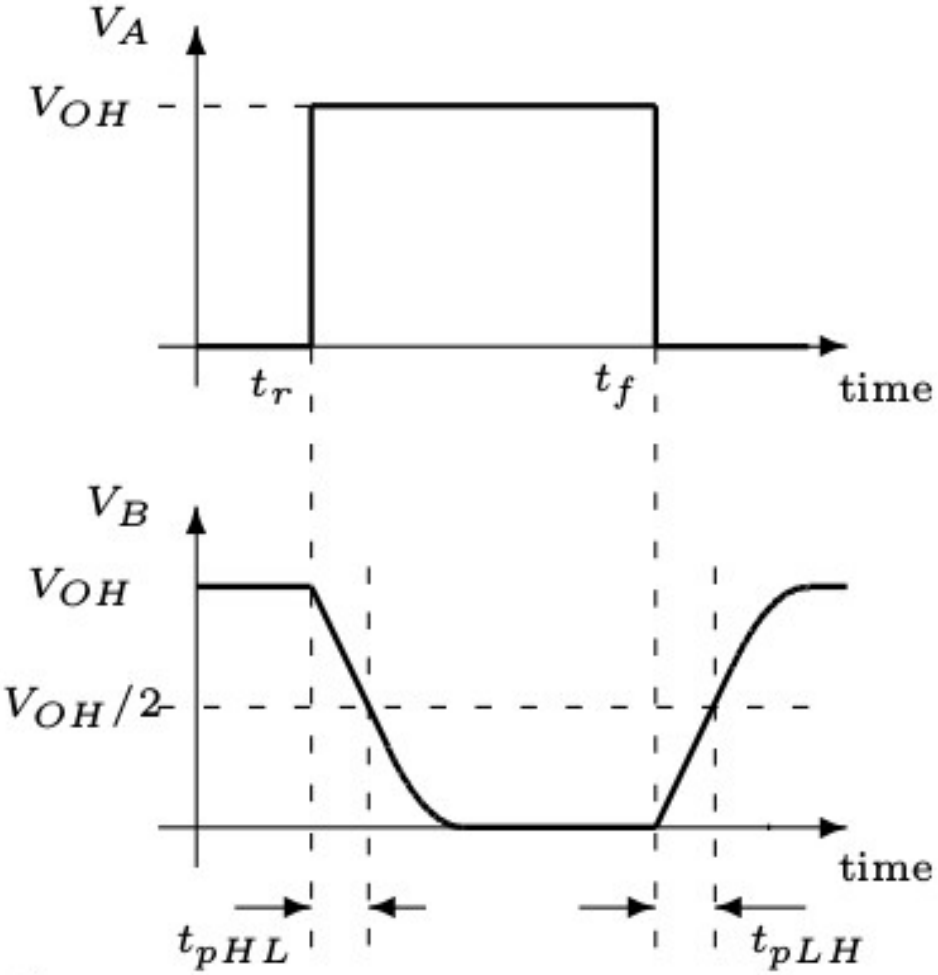
Timpul de Propagare



a.



b.



c.

Timpul de Propagare

- $C_L = C_W + C_G + C_O$
- $C_W = C_{thox} W_W L_W$ (crește cu lungimea și lățimea)
- $C_G = C_{Gp} + C_{Gn}$ (capacități în paralel)
- C_O capacitatea parazită a ieșirii

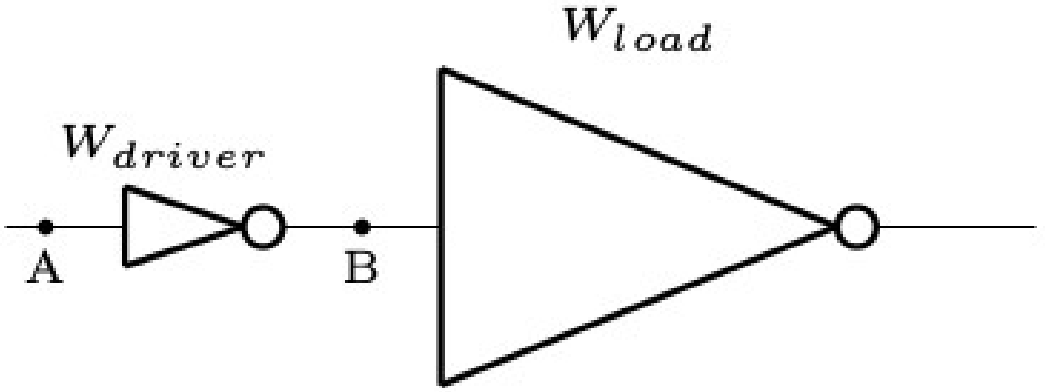
$$t_{pHL} = k_n R_{ONn} C_L$$

$$t_{pLH} = k_p R_{ONp} C_L$$

Reducerea timpului de propagare prin W↑ sau L↓

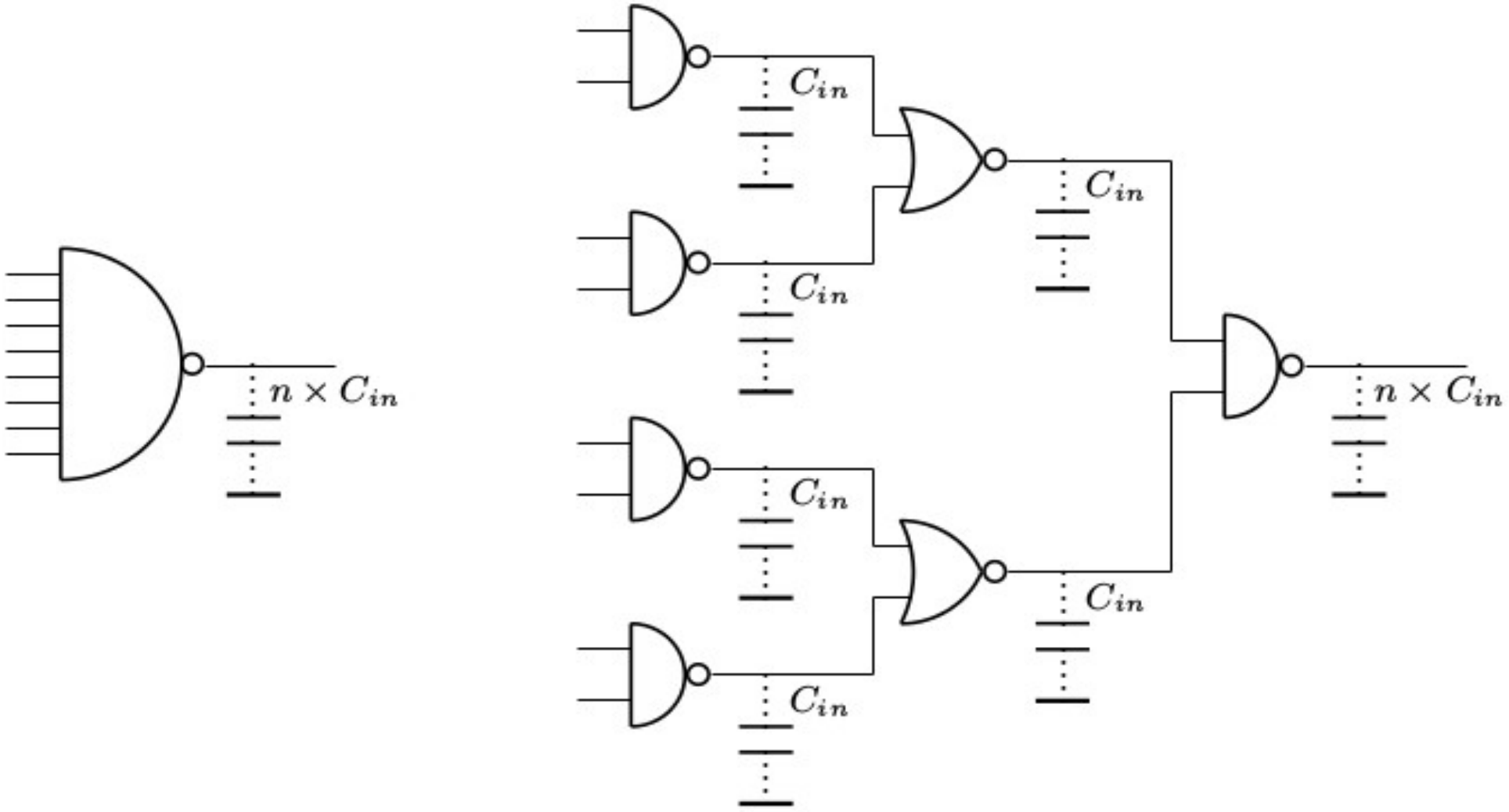
Timpul de Propagare

- Timp de propagare NAND/NOR ?
- Optimizarea timpului de propagare prin inversoare:



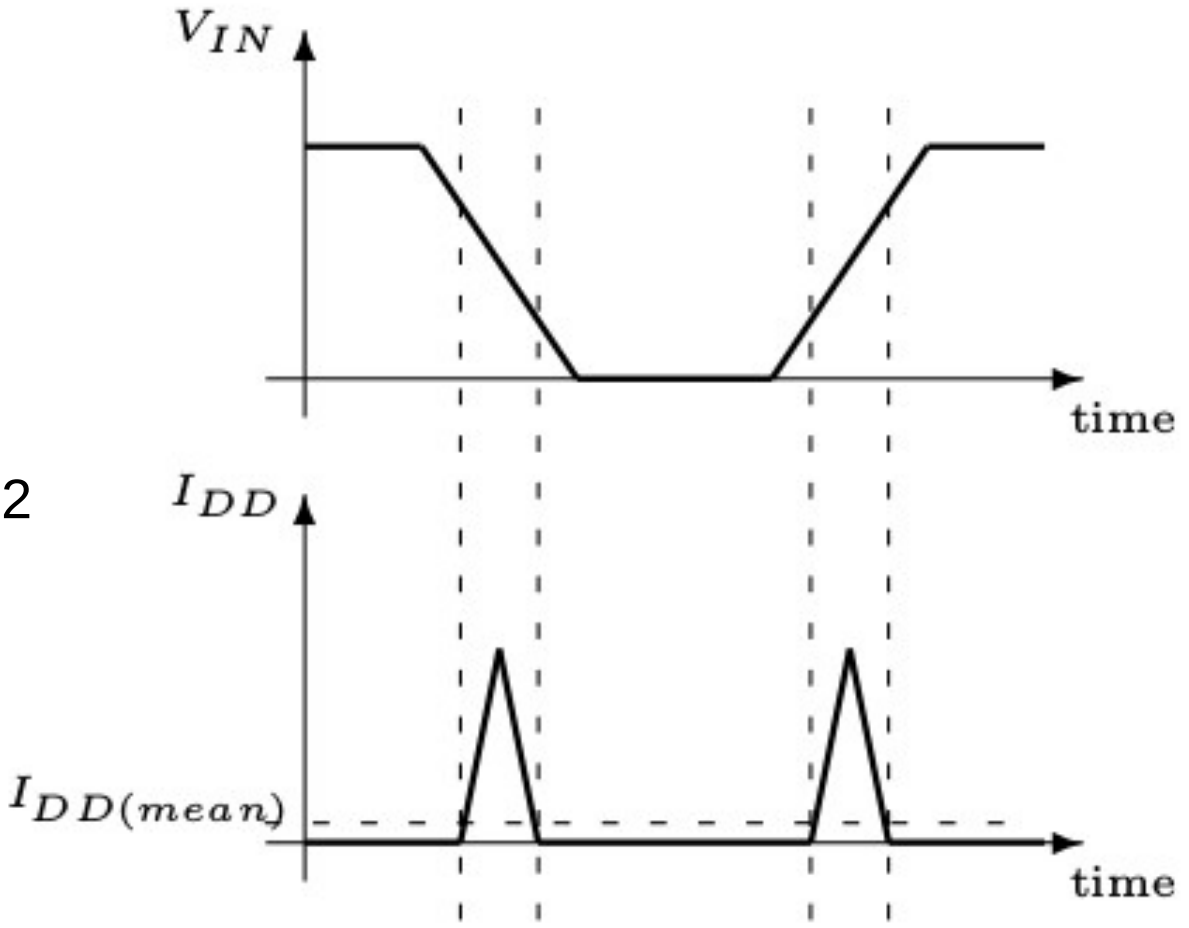
Timpul de Propagare

- Porți multi-input vs. arbori de porți cu 2 intrări



Puterea Consumată

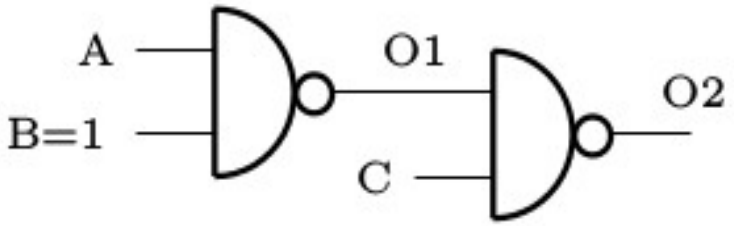
$$P_{sw} = C_L V_{DD}^2$$



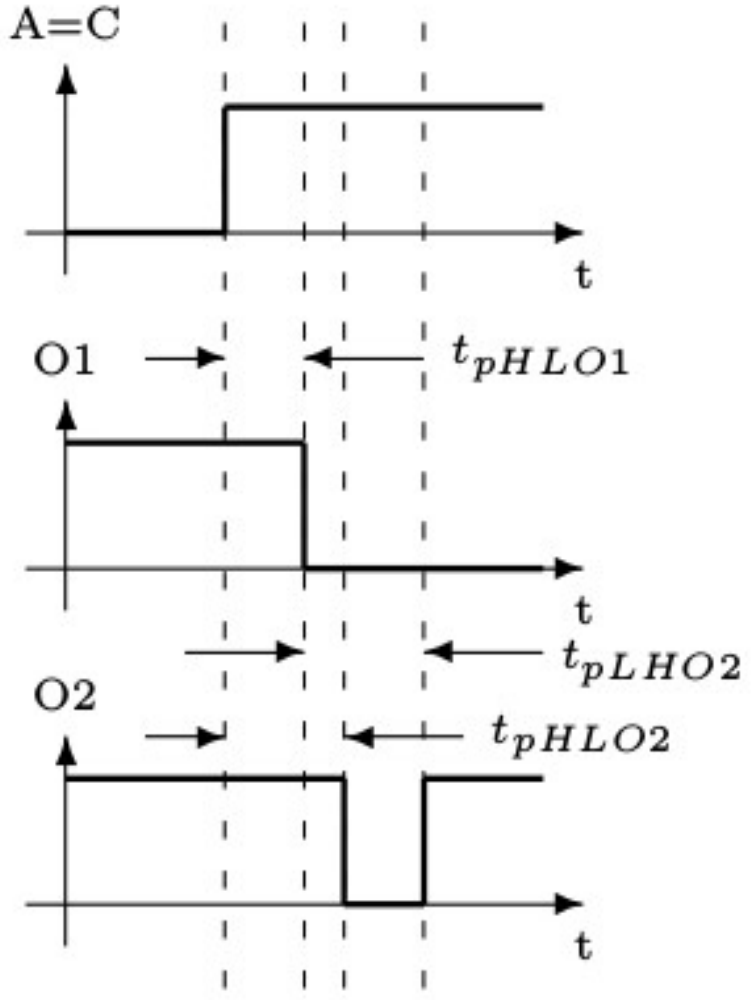
Porțile CMOS consumă putere majoritar atunci când comută

Puterea Consumată (Glitching)

Glitch – modificare tranzitorie a ieșirii unui circuit, datorată timpilor de propagare



Efectul de glitch crește numărul de comutări în circuit, prin urmare crește puterea consumată !



Data viitoare

- CLC-uri comune
  - Sumatorul binar
  - Decodorul
  - Encodorul