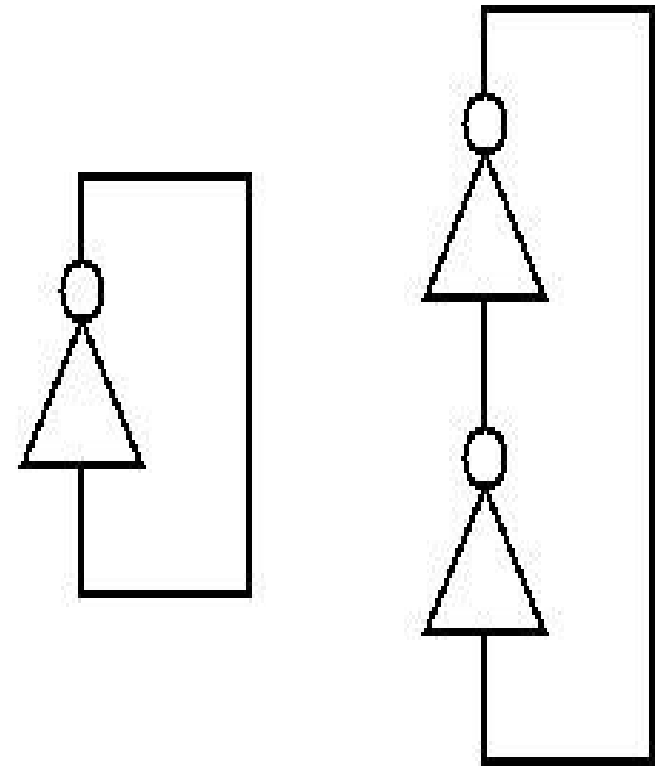


# CIRCUITE INTEGRATE DIGITALE

CURS 5:  
CIRCUITE SECVENȚIALE  
LATCH  
FLIP-FLOP  
NUMĂRĂTOR

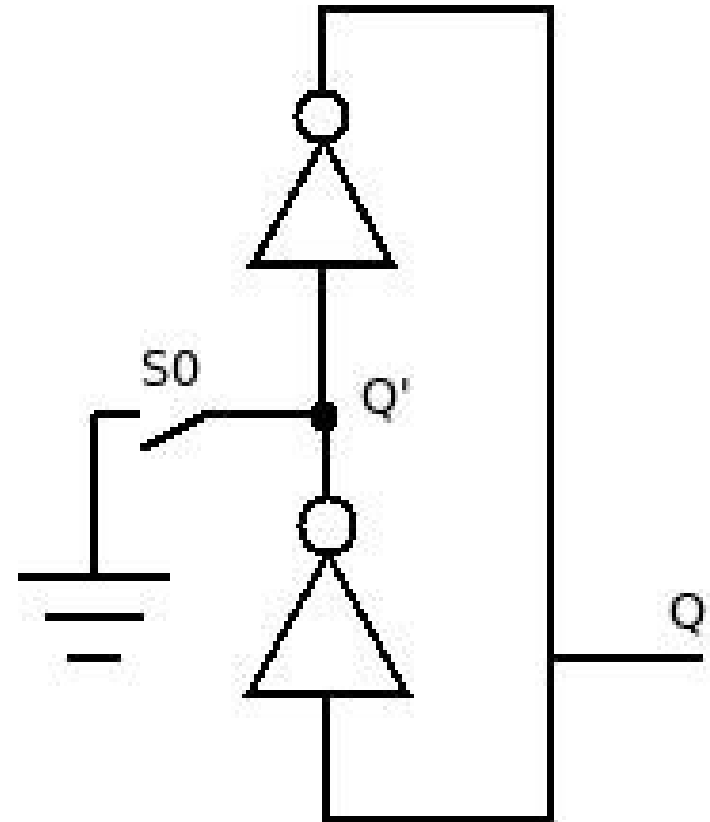
# Circuite de Memorare

- Circuitele combinaționale nu au memorie
  - ieșirea depinde exclusiv de valorile curențe ale intrărilor
  - Am putea lega ieșirea la intrare, pentru a încerca să memorăm?



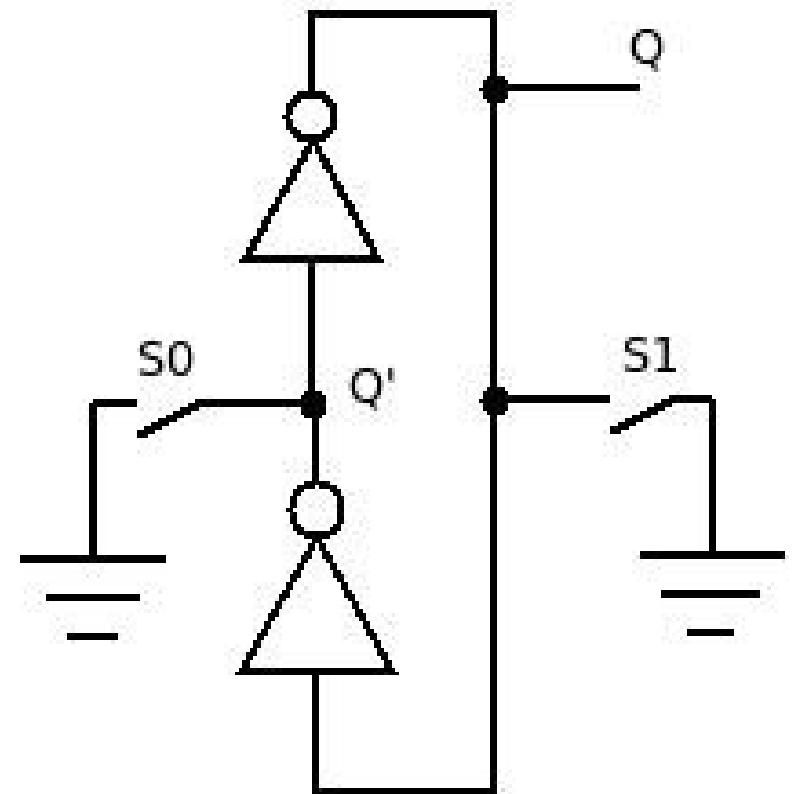
# Circuite de Memorare

- Putem “forța” o buclă combinațională la o valoare logică...



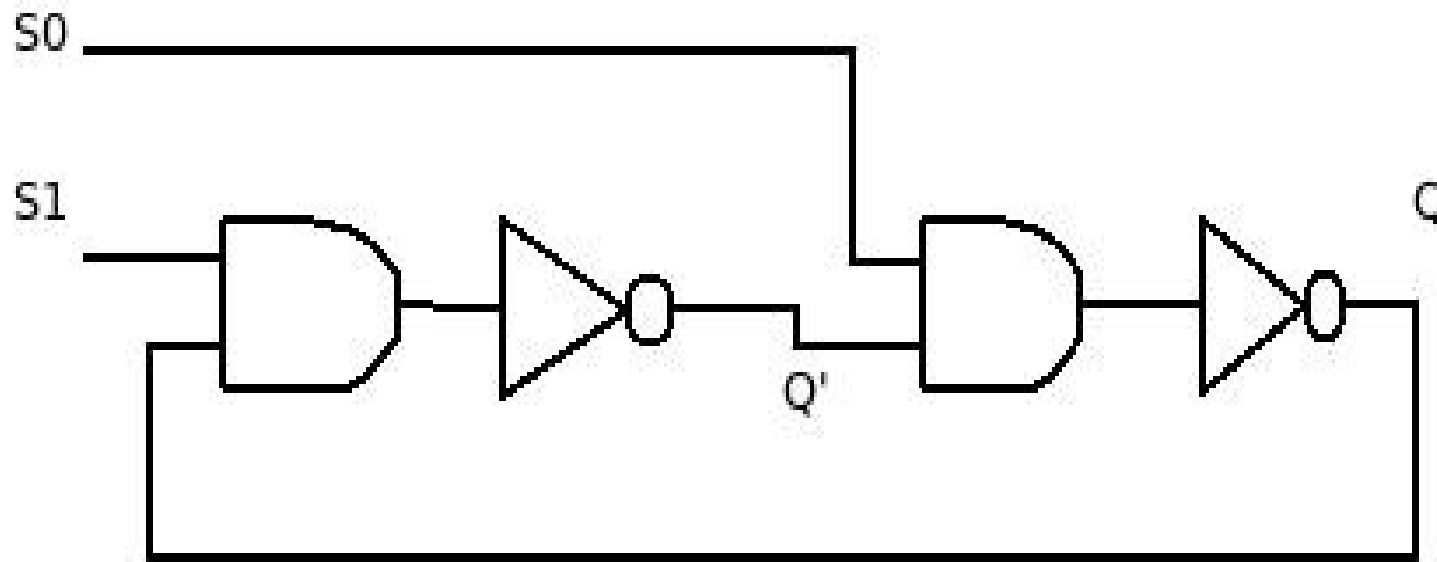
# Circuite de Memorare

- Putem “forța” o buclă combinațională la o valoare logică
- Necesită două comutatoare către GND
- Se pot folosi și comutatoare către VCC



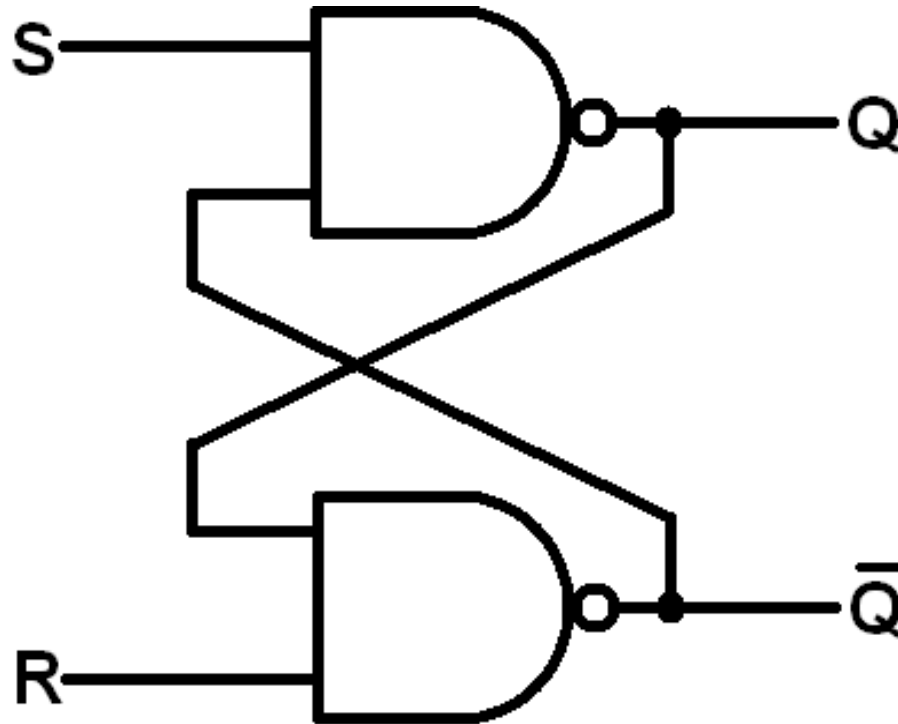
# Latch RS

- Folosim porți AND pentru a forța  $Q/Q'$  în zero



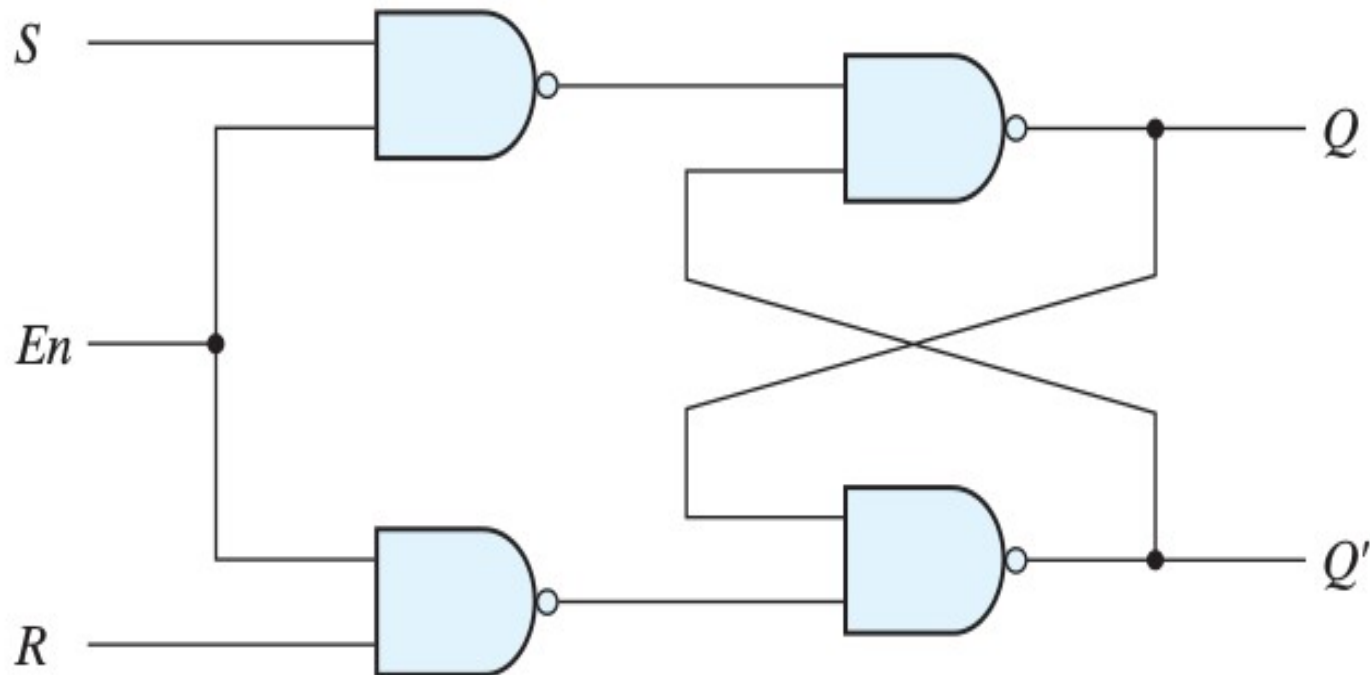
# Latch RS

- Folosim porți AND pentru a forța  $Q/Q'$  în zero
- Intrările  $S1/S0$  denumite canonic  $R(\text{eset})/S(\text{et})$



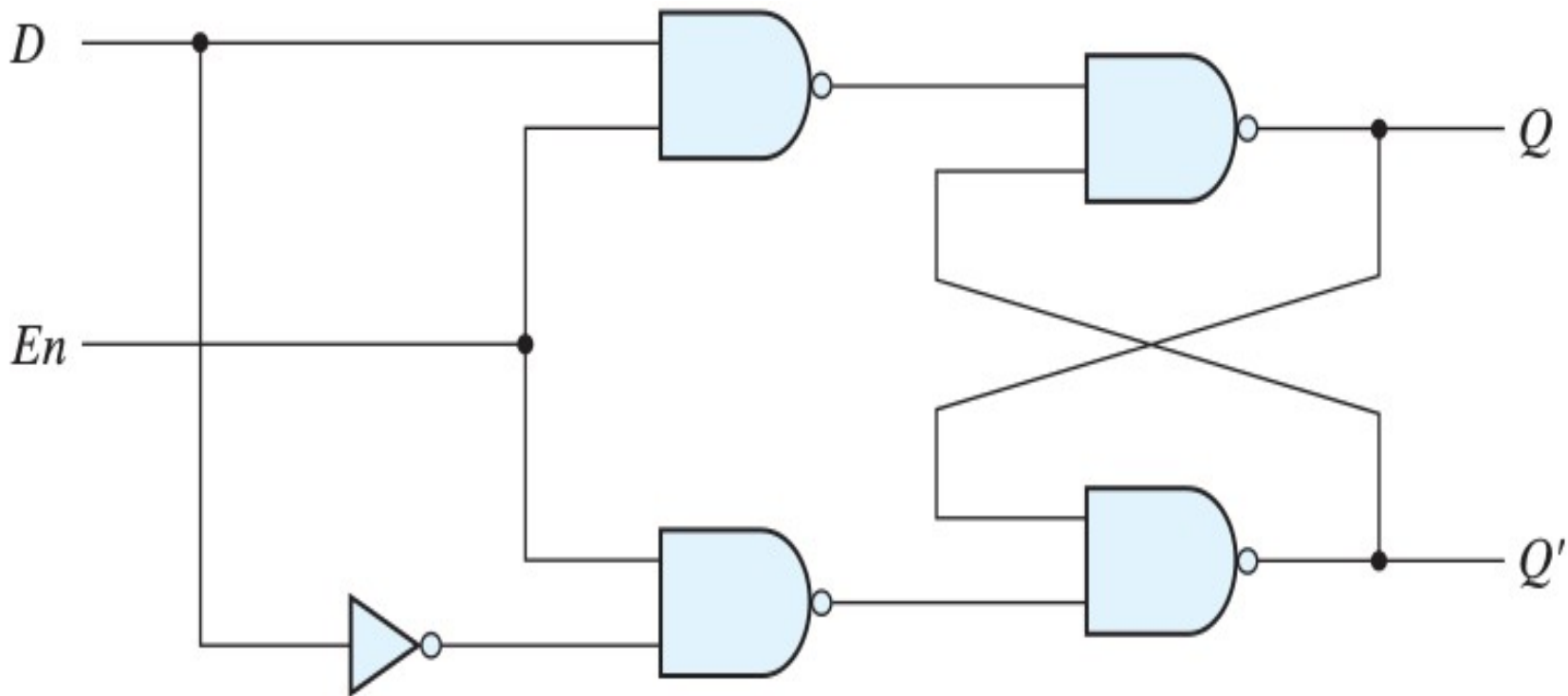
# Latch cu Enable

- Semnalul Enable permite modificarea ieșirii latch-ului



# Latch D

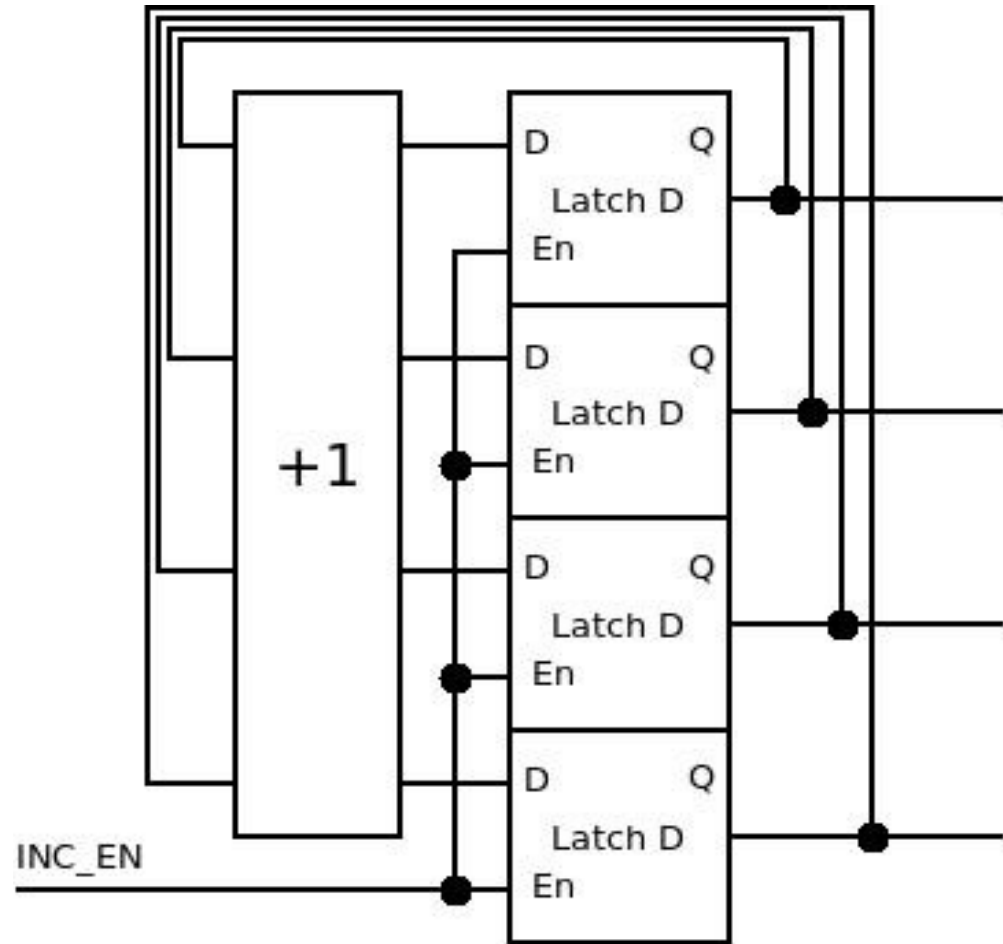
- Eliminăm posibilitatea ca S, R să fie 0 simultan





# Latch D

- Problema: Latch-ul este transparent pentru semnalul D dacă En este 1
- Numărătorul funcționează doar dacă INC\_EN e activ un timp mai scurt decât timpul de propagare prin incrementor

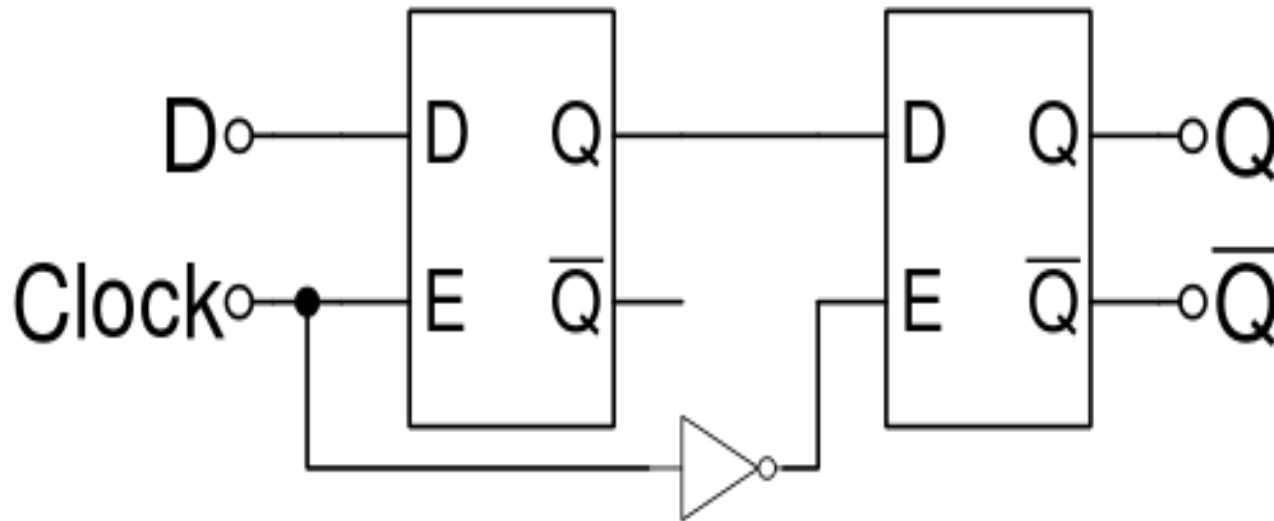


# Latch D

- Timpul de propagare prin circuitele combinaționale constrânge forma semnalului En
- Circuitul este dificil de proiectat și analizat
- Avem nevoie de un circuit de memorare ne-transparent

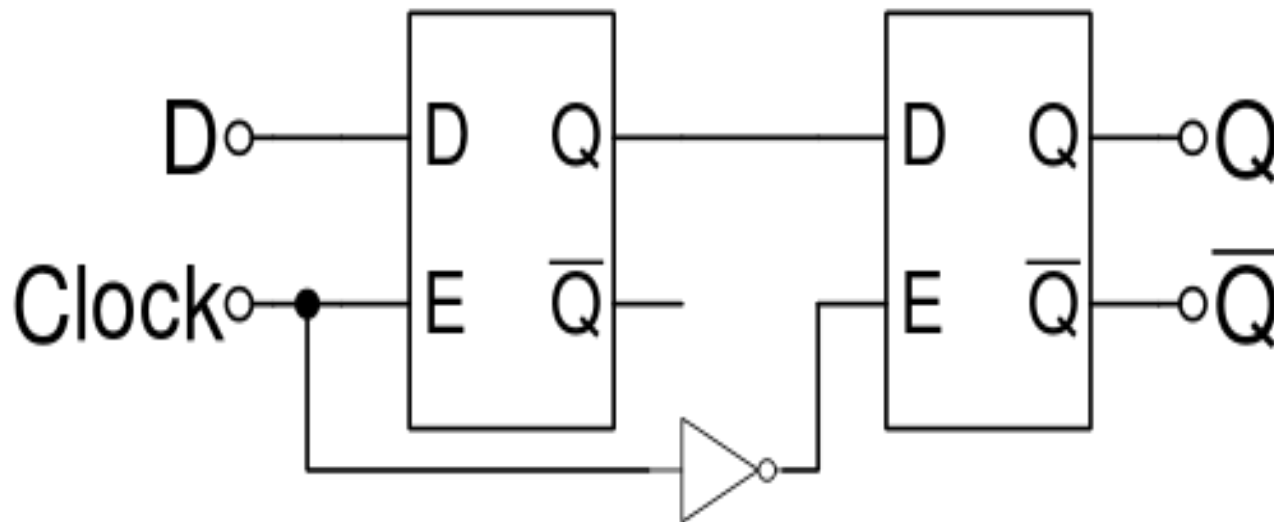
# Bistabilul D (Flip-Flop D)

- Combinație de 2 latch-uri D, în următoarea configurație:



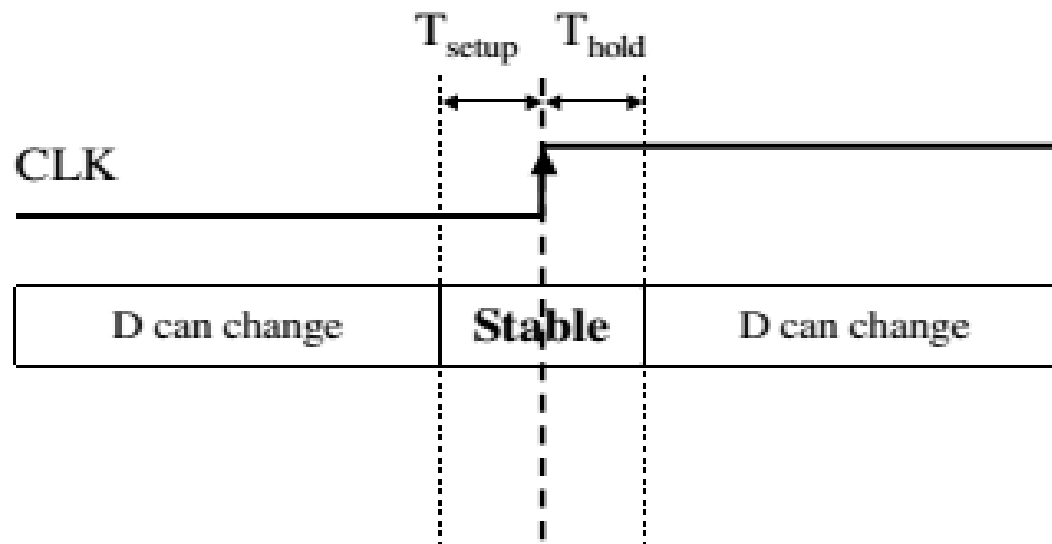
# Bistabilul D (Flip-Flop D)

- Frontul semnalului Clock (în cazul de mai jos frontul negativ) permite propagarea valorii D la ieșirea Q



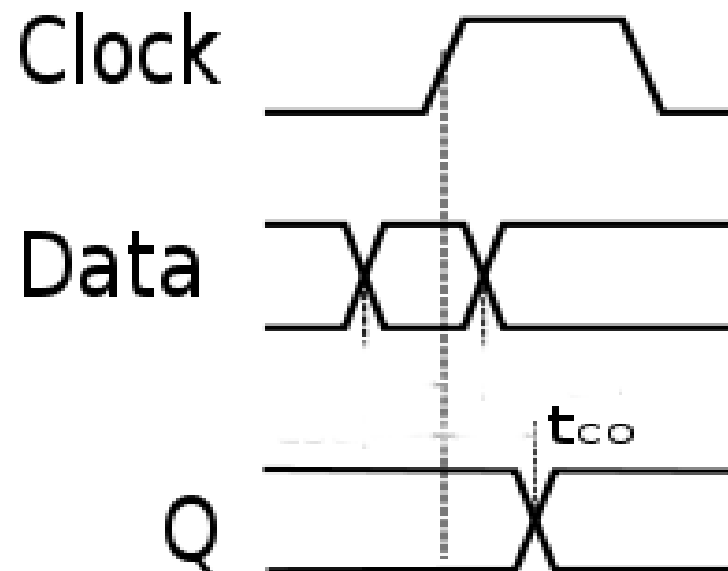
# Bistabilul D (Flip-Flop D)

- Parametrii DFF
  - Timpul de set-up  $T_{SU}$  – perioada de timp, înainte de frontul activ al ceasului, când valoarea D trebuie să rămână constantă
    - Egal cu timpul de propagare prin latch-ul master



# Bistabilul D (Flip-Flop D)

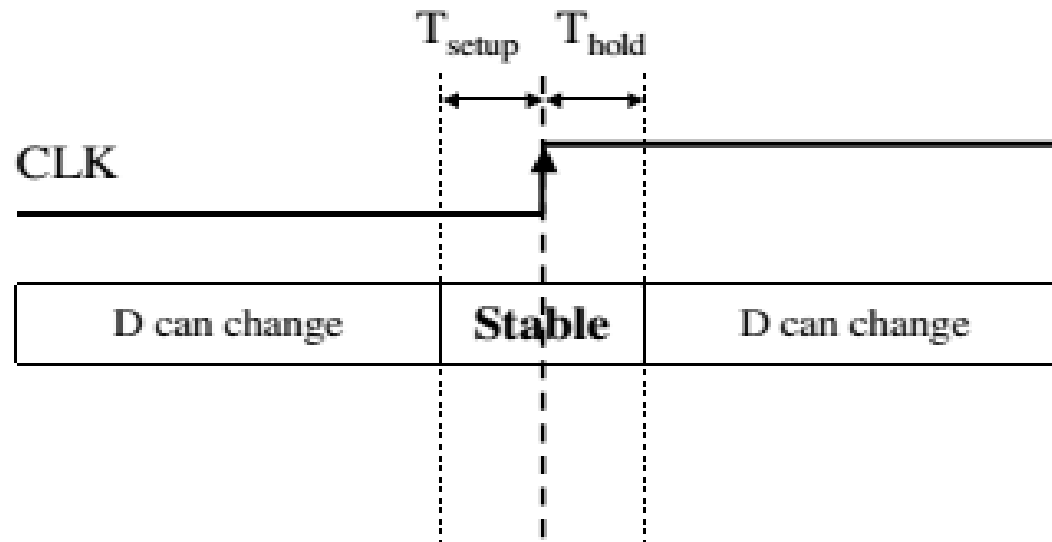
- Parametrii DFF
  - Timpul clock-to-out  $T_{CO}$  – perioada de timp necesară pentru ca valoarea Q să se actualizeze după frontul activ al ceasului
    - Egal cu timpul de propagare prin latch-ul slave



# Bistabilul D (Flip-Flop D)

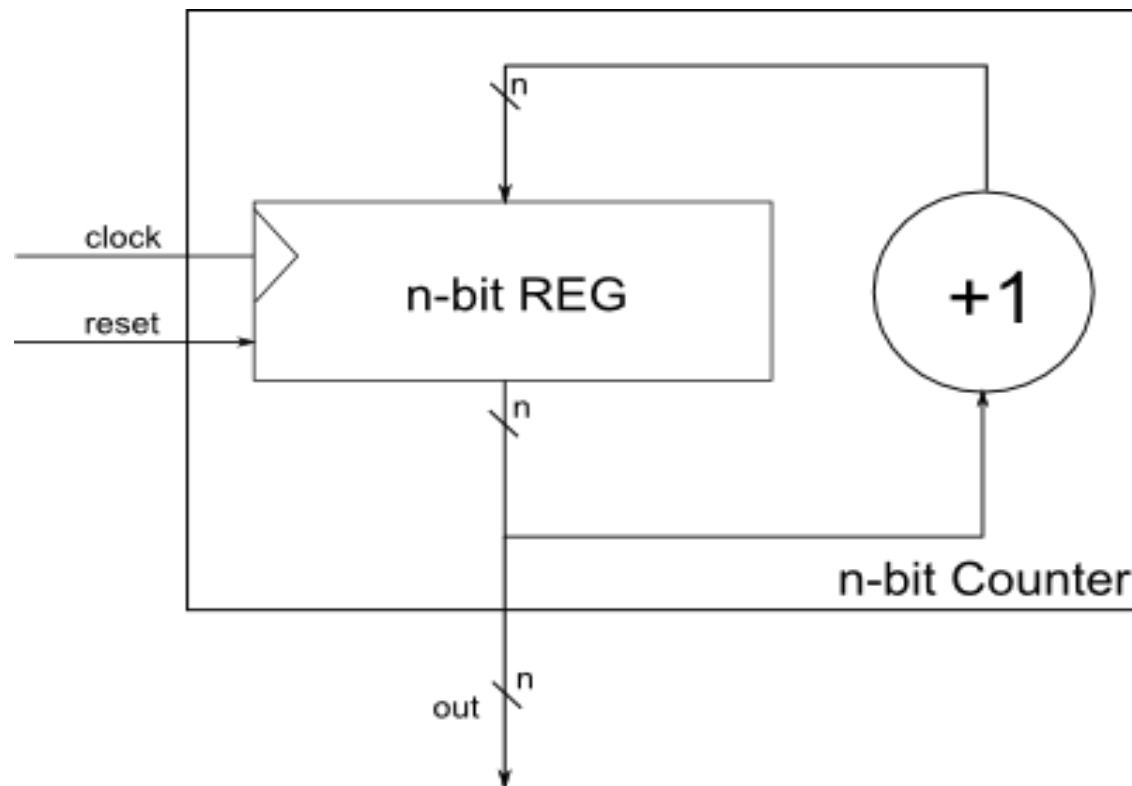
- Parametrii DFF

- Timpul de hold  $T_H$  – perioada de timp, după frontul activ al ceasului, când valoarea D trebuie să rămână constantă
  - Căuzat de propagarea ceasului către latch-uri



# Circuite Secvențiale

- Durata de timp între fronturi active consecutive:
  - $T_{CLK} = T_{CO} + T_{CLC} + T_{SU}$  (perioada minimă a ceasului)





# Circuite Secvențiale

- Registru = colecție de FF care stochează biți diferiți ai aceluiași semnal
- Reset – semnal care forțează ieșirea FF la o valoare cunoscută
  - Sincron (pe frontul ceasului)
  - Asincron (indiferent de ceas)
- Circuit secvențial = orice circuit care include FF și (opțional) logică combinațională

# Latch vs FF

- Latch-ul are timp de propagare mai mic (nu exista  $T_{SU}$ ,  $T_{CO}$ )
- Latch-ul ocupa arie mai mica
  - Se poate implementa cu mai puțin de 12 tranzistoare?
- Latch-ul disipă mai puțină putere
- FF e mai ușor de analizat
- FF izolează secțiunile de circuit de glitch-uri